

Design of One Automatic Gain Control Amplifier

Zhizeng ZHOU¹, Hongliang LIU¹, Zhongmin LI¹, Hui LIU², Peng KANG¹

¹63889 Unit of PLA, Mengzhou, Henan 454750, China

²Hefei Electronic Engineering Institute, Hefei, Anhui 230037, China

E-mail: bravezhizeng@sohu.com

Abstract: The automatic gain control amplifier (AGC) was implemented in a Bi-CMOS 0.35 μ m process which can apply in the wide-band radar receiver using newly designed circuits, including variable gain amplifier (VGA), peak detector and comparator circuitry. Simulation results show that the new AGC dynamic range exceeds 80 dB and the power consumption is 64 mW.

Keywords: Bi-CMOS; automatic gain control amplifier; variable gain amplifier; dynamic range; power consumption

一种自动增益控制放大器的设计

周志增¹, 刘洪亮¹, 李钟敏¹, 刘辉², 康鹏¹

¹63889 部队, 河南孟州, 中国, 454750

²合肥电子工程学院, 安徽合肥, 中国, 230037

E-mail: bravezhizeng@sohu.com

摘要: 采用 Bi-CMOS 0.35 μ m 工艺设计了一种适合雷达宽带接收机的自动增益控制放大器(AGC), 并分别设计其中的可变增益放大器(VGA)、检波器电路、比较器电路。仿真结果表明动态范围超过 80 dB, 功耗为 64 mW。

关键词: Bi-CMOS; 自动增益控制放大器; 可变增益放大器; 动态范围; 功耗

1 引言

由于多种原因, 对固定输出的单片集成自动增益控制中频放大器报导较少, 常见的自动增益控制中频放大器一般是数字控制, 增益离散变化, 或者通过简单的电阻反馈来对增益进行有限控制。也有通过分立器件完成增益控制功能的中频放大器。使用现成的器件也能提供较好的性能, 美国 ADI 公司推出的一种全新的 X-AMP 结构的 VGA 电路, 它有一个固定增益放大器和一个衰减度线性平滑可调的电阻网络组成, 如 AD603 芯片^[1]。

为提高雷达前端接收单元的集成度与小型化, 本文采用 0.35 μ m Bi-CMOS 工艺。Bi-CMOS 是把双极器件和 CMOS 器件共同集成在同一个 Si 衬底上, 它集中了双极器件高速、高跨导、驱动能力强和 CMOS 器件低功耗、高集成度的优点。结合通用的增益控制结构图, 设计出具体高动态范围的 AGC 电路。设计好的 AGC 电路可以和前端的低噪声放大器、混频器模块组成单片雷达接收机。

2 自动增益控制放大器的原理

AGC 电路广泛应用于雷达接收机中, 主要是由于电波在传输过程中的衰落和一些其他干扰因素, 导致接收端信号的强度有很大变化, 给处理端带来难度, 而 AGC 就是要把处于较大动态范围的接收信号调整到一定的强度。

常见的 AGC 电路结构如图 1, 输入信号经可变增益放大器 (VGA) 放大输出, 由峰值检波器检测出输出

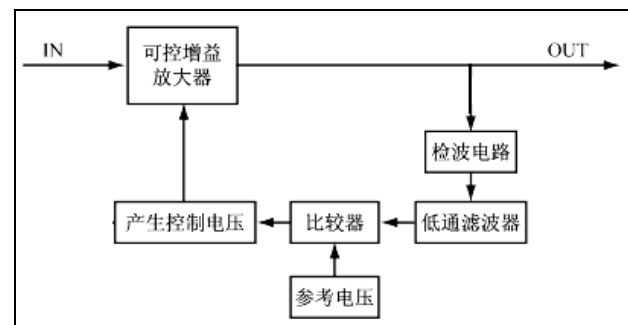


Figure 1. Architecture of the AGC circuit

图 1. AGC 电路框图

出信号的幅度值，通过此直流电压和一定的参考电压进行比较，产生可控制电压，经滤波器滤除噪声和干扰，又送回 VGA 控制其增益，从而保证了输出功率恒定。

参考光通信接收机的 AGC 放大器结构框图^[3]，设计的 AGC 中，为满足大动态范围的要求。结构中采用了三级 VGA 级联的形式，每级的增益都能达到 20 dB 左右。VGA 之后接入一固定中频放大器，提供一定的增益。VGA、固定增益放大器、检波单元、控制电压比较电路共同组成增益控制回路。

3 自动增益控制放大器的设计

3.1 VGA 的设计

自动增益放大器的设计中，采用 Gilbert 单元电路形式，主要是由于差分电路对共模干扰的抑制作用。另外，结构为对称结构，非常适合绘制高度对称的版图。图 2 中，Q6、Q5 的基级分别连接输入控制电平和参考电压。Q1、Q4、Q2、Q3 的基极分别连接差分中频信号。

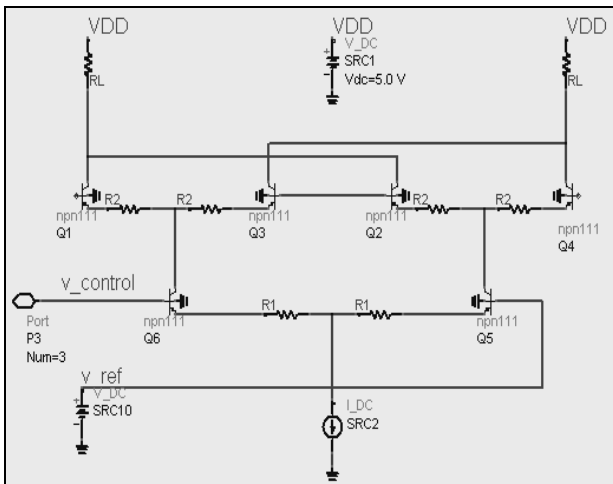


Figure 2. Circuit of signal stage VGA
图 2. 单级 VGA 电路

Gilbert 单元电路可以作为模拟乘法器^[2]，电路的增益为 $V = v_control - v_ref$ 的函数，从而有 $V_{out} = V_{in}f(V)$ 。电路对参考电压值非常敏感，调整 v_ref 的电平值，取值为 2.006 V。 $v_control$ 电平大小变化时，必然引起电路增益的变化。同时，R1, R2, RL 值的大小也影响着增益特性。从图 3 可看出， $v_control$ 在 2.1~2.8 V 之间变化时，增益从 0dB 变化到 18dB，且呈单调递增趋势。

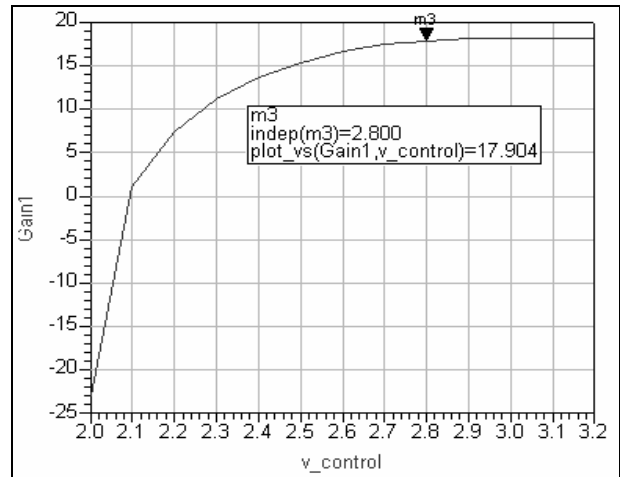


Figure 3. Curve: Gain of signal stage VGA
图 3. 单级 VGA 电路增益变化曲线

三级 Gilbert 单元 VGA 电路级联构成完整的可变增益放大器，为了避免由于阻抗不匹配造成的信号失真，在基尔伯特单元电路和其一下级的固定增益放大器电路之间插入一级射极跟随电路，对基尔伯特单元的输出进行跟随。跟随器的输出能够有效驱动下一级电路，同时消除阻抗不匹配带来的影响。

对输入信号的幅度在 0.1 mV~2000mV 内进行扫描，增益情况如图 4 所示，增益在 62 dB ~ -10dB 间变化。可见，在输入电平值较小的情况下，增益最大。在输入电平值逐渐变大时，VGA 电路的增益不断下降，已达到输出电平值恒定的目的。

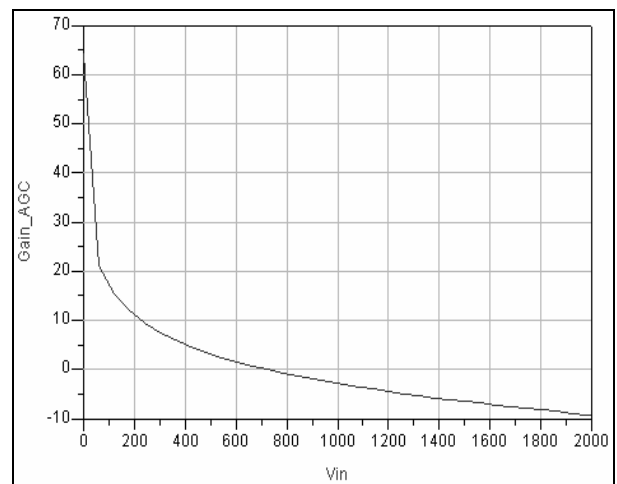


Figure 4. Curve: Gain of VGA circuit
图 4. VGA 电路增益变化曲线

固定增益放大器主要由电流镜负载差分放大器和一个漏极跟随器以及一个射极跟随器构成，完成差分

到单端的转换,把 Gilbert 单元的差分输出信号转换成单端的固定幅值输出,电路见图 5。固定增益放大器的输出作为环路的下一级峰值检波器的输入,同时也是整个中频放大器的最终输出。

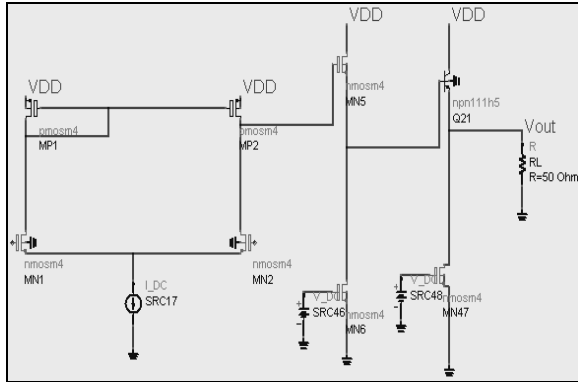


Figure 5. Fixed Gain Amplifier
图 5. 固定增益放大器

3.2 检波电路的设计

峰值检波器用于得到信号的包络。特别是,当信号包络恒定的时候,峰值检波器得到一个直流电平来表征信号的峰值。峰值检波电路在中频放大器中位于固定增益放大器之后,是 AGC 环路的关键之一,电路由差分放大器、检波器和滤波单元组成,电路如图 6。

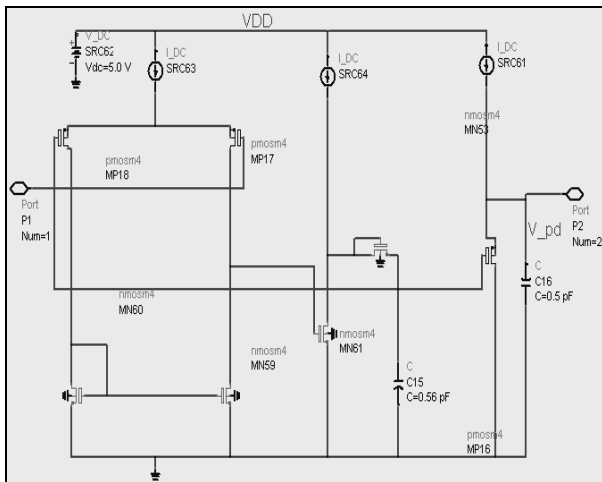


Figure 6. Detector
图 6. 检波电路

其中,检波单元由二极管连接法的 MOS 管和电容组成,电容的大小决定着检波的时间参数和电平。输出端接入一电容,滤除包络中的高频分量,平滑包

络曲线。图 7 给出了从下到上幅度依次为 0.1 mV, 30.1mV, , 200 mV 信号的包络仿真结果。从结果可以看出,输出电平在起始阶段处于不稳定阶段,时间非常短。之后,电平处于稳定状态,有较小的波动。同时可以得知,输出电压电平值与输入电平值成正比,输入电压电平值越大,检波电路输出电平值越大。

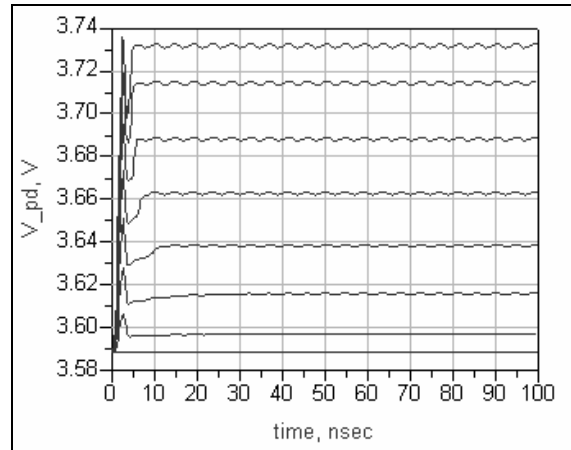


Figure 7. Output Voltage of Detector
图 7. 检波电路输出电平

3.3 比较器的设计

比较器电路根据前级的峰值检波器得到的输出信号峰值和参考电压产生控制电压,用来对前级 VGA 电路进行反馈。该电路直接影响增益控制环路的受控曲线,是环路里面的关键一环。这个电路要实现一个检波结果到控制电压的转换,并且把控制电压平移到恰当的位置,以便直接连接到 VGA 的控制电压输入端。

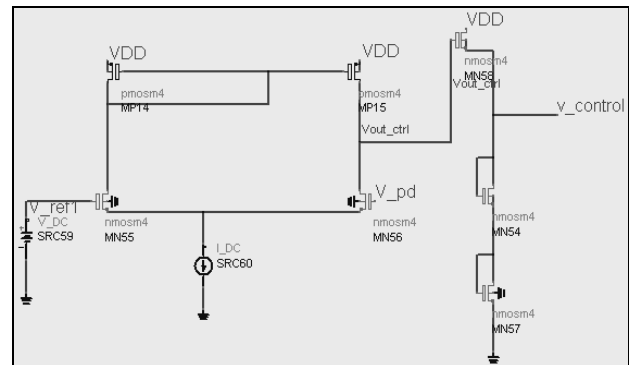


Figure 8. Comparator
图 8. 比较器电路

电路主要包含一个电流镜负载差分放大器构成,如图 8 所示。差分放大器的两个输入端分别接参考电压和峰值检波结果,输出端连接到变增益放大器的控制端。该电路主要实现输入电压跟直流参考的比较,完成控制电压的产生。此处,参考电压值的选定至关重要,直接影响到输出控制电压的合理性。参考电压定为 3.561V,图 9 给出了从上到下输入中频信号幅度依次为 0.1 mV, 30.1mV, ……., 200 mV 所确定的控制电压,呈递减趋势。其中,幅度为最小值 0.1 mV 时,控制电平为 2.839V,由图 3 可知,此时 VGA 为增大增益 62dB。

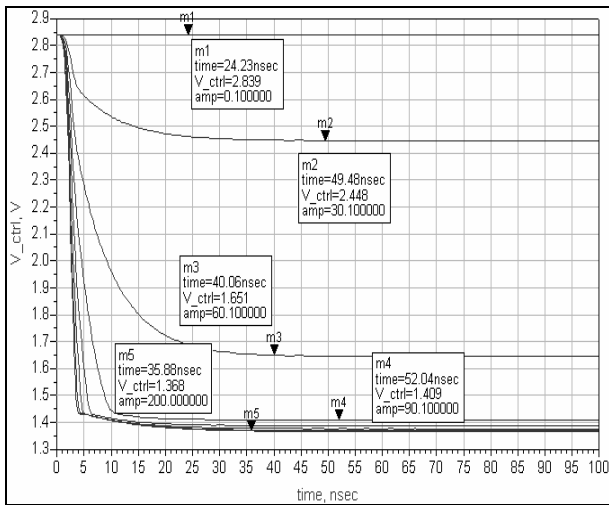


Figure 9. Output voltage level of control voltage
图 9. 控制电压输出电平

Table 1. Comparison of several AGC
表 1. 几种 AGC 性能的比较

工作	增益控制范围 (dB)	工艺	功耗 (mW)	输入最小幅度 (mV _{P-P})	输出幅度 (mV _{P-P})
本文	86	0.35μm BiCMOS	63	0.1	870
[3]	48	0.5μm CMOS	20	0.5	~
[4]	45	0.25μm BiCMOS	60	0.6	110
[5]	70	~	~	~	1600
[6]	50	~	450	~	400
[7]	47	Si-bipolar	850	~	500

4 自动增益控制放大器的仿真

通过表 1,可以大致了解目前国外单片 AGC 的研究成果。本文主要是在保持功耗较低的情况下,实现了较大的动态范围。中频信号在-70dBm~16dBm 的动态范围内变化时,输出幅度基本维持在 0.87 V 左右,非常有利于后端 AD 模块的处理。

由于仿真中只针对核心电路,外围电路如带隙源,无源器件的损耗都没有考虑在内,实际结果可能与以上结果相比会略有下降。

5 结论

文中首先介绍了单片 AGC 电路的结构和原理并最后给出了目前国外的研究成果,重点是利用 0.35μm BiCMOS 工艺对可变增益放大器、检波电路、比较器单元电路作了设计,并给出了每个部分的仿真结果。该电路主要是满足于较大动态范围中频信号的控制,由于采用 BiCMOS 工艺,有效提高了中频放大单元的集成度,对提高接收前端的小型化有着重要意义。

References (参考文献)

- [1] Liu luncai,wang ruoxu, Microelectronics, The review of RF/IF Amplifier's development[J], 2004,34(4), P407-417. 刘伦才,王若虚,RF/IF 放大器发展动态综述[J],微电子学,2004,34(4),P407-417.
- [2] B. Razavi, Design of Analog CMOS Integrated Circuits[M], Mc Graw Hill, 2003.
- [3] Hwang-Cherng and I-Hsin Wang ,High Performance Automatic Gain Control Circuit Using a S/H Peak-Detector for ASK Receiver[J], The 9th IEEE International Conference on Electronics,Circuits and Systems , 2002, 2,P429-432.
- [4] T.Drenski ,L.Desclos,M.Madihian,H.Yoshida,H.Suzuki,T.Yamazaki,A BiCMOS 300ns Attack-Time AGC Amplifier with Peak-Detect and Hold Feature for High-Speed Wireless ATM Systems[J], 1999 IEEE International Solid-State Circuits Conference, P166-167.
- [5] S.Tadjpour, F.Behbahani,and A.A.Abidi ,A CMOS Variable Gain Amplifier for a Wideband Wireless Receiver[J], 1998 SYMPOSIUM ON VLSI CIRCUITS, P86-89.
- [6] L.C.N.de Vreede,Anne Dambrine,J.L.Tauritz,A High Gain Silicon AGC Amplifier with a 3 dB Bandwidth of 4 GHz[J],IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, 1994, 42(4), P546-552.
- [7] M.Moller,H.M.Rein and H.Wernz,13 Gb/s Si-Bipolar AGC Amplifier IC with High Gain and Wide Dynamic Range for Optical-Fiber Receivers[J],IEEE JOURNAL OF SOLID-STATE CIRCUITS , 1994, 29(7), P815-822.