

Method Control of a New on and off Electric Sequence

PENG Zhengzhe, SUN Hongsheng

College of Science and Information Engineering, University of PLA, Zhengzhou, China

Abstract: For the increase in the number of power and need a specific power / power-down sequence in modern electronic systems, presents a realization of power and power-down sequence control of the new method, which uses a powerful single-chip micro-controller, through the rational firmware programming, to achieve the power-on / off sequencing, voltage monitoring functions which the current power monitoring chip has. Compared with the conventional analog circuit design method of power monitoring circuit, this method has many advantages, such as more flexible, more portable and scalable, higher reliability, lower power, lower cost, easier implementation, shorter development cycle, and so on.

Keywords: on power, power, method control, C8051F530

一种新的上电和断电顺序的控制方法

彭振哲, 孙红胜

解放军信息工程大学, 河南, 郑州, 450001

摘 要: 针对现代电子系统中电源数量增加并需要特定的上电/断电顺序的要求, 介绍了一种实现上电和断电顺序控制的新方法, 即利用功能强大的单片微控制器, 通过合理的固件程序设计, 来实现目前电源监控芯片具有的上电/断电排序, 电压监控等功能。与常规的采用模拟电路来设计电源监控电路的方法相比, 具有使用灵活, 可移植和可扩展性强, 可靠性高, 低功耗, 低成本, 实现方便, 开发周期短等优点。

关键词: 上电, 断电, 顺序控制, C8051F530

为了在提高集成电路处理能力的同时不显著增加功耗, DSP、CPU、FPGA、ASIC 通常采用双电压或三电压结构, 芯片核心部分采用 1.2V、1.5V 或 1.8V 供电, I/O 部分仍然使用 3.3V 以与周边的器件电平兼容。在 CMOS 芯片设计中, 往往要求其中的一个电压比另一个先上电或两个电压同时加载, 以防止 CMOS 器件出现晶闸管效应而损坏。在断电时也存在类似的断电顺序要求。因此如何控制上电和断电次序或同步上电断电就是一个优秀的设计工程师应该考虑的问题。

1 常用的上电断电顺序控制方法

一种简单的实现方法是每个转换器的电源正常工作的输出连接到下一个转换器的使能输入端就能得到所需的电压级联。虽然这种方案可以用于简单设计, 但无法满足很多现代微处理器和 DSP 的需求。一方面, 按这种方法, 上电的顺序并不能被完全保证, 同时, 在断电时, 如果要求电源线路以某种顺序逐个切断, 这样的设计无法完成。另一种方案是采用比较

器, 只有在上一个转换器的输出电压达到指定值时才使能下一级电压的输出。这种方案可以实现精确的上电顺序, 但实现特定的断电顺序依然有困难, 并且当需要顺序上电的电源数目较多时, 需要大量的比较器和特定阻值的精密电阻以获得准确的电压控制。第三种方案是使用各半导体厂商开发的专用的序列控制器, 如 AD 公司的 ADM1185, 外加适量电阻, 便可完成四通道的电压上电顺序控制, 但它仍然不能实现特定的断电顺序, 而且也需要精密电阻。ADM1185 的应用框图如图 1 所示。

上述方法在实现特定的电源上电顺序的同时, 存在如下问题:

- (1) 难以完成特定断电顺序的控制。
- (2) 当需要控制的电源较多时, 需要大量的比较器和特定阻值的精密电阻。
- (3) 要实现较精确的上电顺序成本较高。
- (4) 使用专用的序列控制器时器件购买不方便, 使用不够灵活。

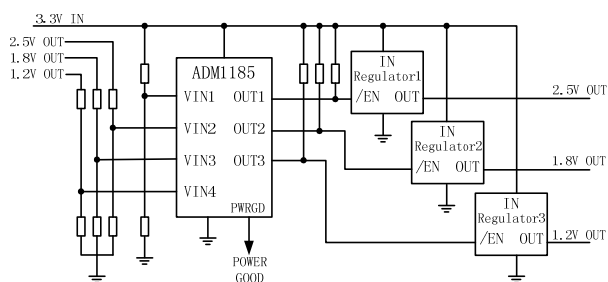


图1. ADM1185应用框图

Figure 1. ADM1185 application diagram

2 使用 C8051F530 的顺序控制方法

针对上述问题,设计了一种新的使用微处理器的上电断电顺序的实现方法。经实验验证,证明这种方法使用灵活,可靠性高,低功耗,低成本,实现方便,可以在电路设计中推广应用。

这一方法的核心在于使用 C8051F530 芯片。C8051F530 是一款功能强大的微控制器,它的特点是片内外设非常丰富,包括 8KB flash, 256B RAM, 对于简单的应用,无需外扩存储器;片内有 25MHz 晶体振荡器,无需外加晶体或晶振;片内有上电复位及电压监控电路,无需外加复位电路;此外,片上有一个 12 位 200Ksps 的 ADC 及一个 2.25V 的基准电压源,通过片上多路开关,可以选择 16 路模拟输入之一进行 A/D 转换,可用于对电压值的检测。还具有一个片上比较器,其有效输出可触发中断,也可用于将处理器从低功耗的挂起状态唤醒。另外,芯片工作温度范围可达 -40~125 度,正常工作电压范围达 2.7~5.25V。总之,这个芯片几乎包含了上电断电顺序控制所需要的所有功能,只须外加少量阻容,即可完成上电断电顺序控制,并且可用于对可靠性要求高的应用。

以一个实际的应用为例来描述这一方法。在此应用中,使用了 TI 公司的微控制器 TMS320F2812 和 ACTEL 公司的 FPGA APA075。TMS320F2812 内核电压 1.8V, IO 电压 3.3V, 其上电和断电顺序要求如图 2 所示。APA075 内核电压 2.5V, IO 电压 3.3V, 要求 2.5V 先有效, 然后是 3.3V。综合上述要求, 此应用的上电顺序是:

出控制信号分别是 EN1/EN2/EN3, 分别连接 C8051F530 的 P1.0/P1.1/P1.2(在应用中可由使用者根据实际需要由 C8051F530 的 16 个 IO 中任意选择)。由于 C8051F530 的 AD 转换器的电压基准为 2.25V, ADC 的输入电压范围为 0~2.25V 或 0~4.5V(当 ADC 的输入衰减系数设为 2 时), 为简化设计, 将 ADC 衰减系数设为 2, 将 3.3V 及以下的输入电压都串连 1K 电阻

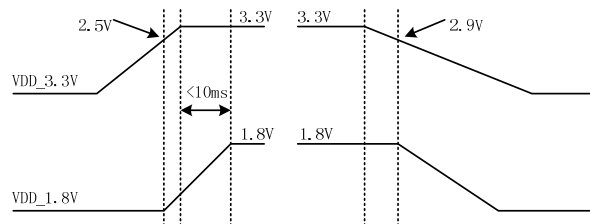


图2. TMS320F2812上电断电顺序要求

Figure 2. The Sequence of power up/power down of TMS320F2812

后直接接入微控制器,对 5V 或更高电压则采用电阻分压后接入。C8051F530 的所有 16 个 IO 口都可以作为模拟信号输入口,故对模拟输入电压的连接位置没有限制。唯一需要考虑的是低功耗问题。当上电完毕后,如果不要求微控制器负责电源的监控工作,则整个微控制器的工作就告一段落,只有在系统的 5V 电源跌落到某一值(设为 4.5V)时启动断电操作,完成断电顺序控制。

系统的工作原理是:上电后,先关闭所有的电源输出,初始化微控制器,然后利用片上 ADC 对电源 VCC 进行连续的 A/D 转换,监测其电压的变化。当 VCC 达到 4.8V 时,开始执行上电顺序,首先使能 2.5V 的电源输出,然后对 2.5V 的电源输出利用 ADC 进行连续监测,当它达到指定电压(如 2.2V)时,启动 3.3V 的电源输出,再监测 3.3V 的电源输出,适时启动 1.8V 的电源输出。当 1.8V 的电源输出稳定后,整个启动过程即告完成。启动完成后,如果无需微控制器监测系统电压,则为降低功耗,系统进入挂起状态,此时内核消耗电流仅 0.5uA,功耗基本可忽略。同时利用片内比较器监测 VCC 电源。比较器的同相端接 VCC 电源经分压后的输出(与 VCC 分压后送入 ADC 的信号是同一信号),反向端接 VREF,当 VCC 电压低于某指定值(如 4.5V)时,比较器输出信号'0',将微控制器从挂起状态唤醒,开始断电顺序控制。此时 VCC>2.7V,微控制器依然能够正常工作,它首先关断 3.3V 电源的输出;然后利用 ADC 连续监测 3.3V 电源,当发现其值小于某指定值(如 2.5V)时,关断 2.5V 电源的输出;再监测 2.5V 电源,当发现其值小于 2.25V 时,关闭 1.8V 电源,完成断电顺序控制。然后执行一个软件复位操作,进入复位状态。这样就完成了一个上电和断电周期。如果系统需要微控制器在完成上电顺序控制后监控 3.3V 电源,可以将 3.3V 电阻分压后接入比较器的同相输入端,使得比较器在 3.3V 电压低于某一指定值(如 3.0V)输出低电平以唤醒微控制器,微控制器唤醒后,首先检查 VCC 是否低于断电门限 4.5V,如果是,

元器件的条件下,可靠地完成任意指定的上电和断电顺序的控制,同时提供很大的灵活性、很少的花费及很低的功耗。相比已有的上电和断电顺序的控制方法,具有较大的优越性。同时,C8051F530 芯片采用表贴封装,体积很小,且在进行信号连接时,其 16 个 IO 引脚可任意选用,只须在程序中正确对应即可,因此为 PCB 的布局布线提供了方便。

References (参考文献)

- [1] 控制电源上电和断电顺序的定时器,电子设计技术 2007.04
Power sequence controller for power up and power down ED-

NCHINA.

- [2] 上电次序控制和上电跟踪控制的实现 单片机与嵌入式系统应用 2004.05.
- [3] Implementation of Power-up sequence control and power tracking control Microcontroller and Embedded Systems.
- [4] 基于高性能数字信号处理器的供电模块设计 杨进,邱兆坤通信设备 2007.12.
The power supply module design based on High-performance digital signal processor Communication Devices.
- [5] DSP的双电源解决方案 童刚,裴昌幸 电子工程师 2002.11.
DSP's dual-supply solution Electronic Engineer.
- [6] ADM1185.pdf ANALOGY DEVICES.
- [7] tms320c2812.pdf Texas Instruments.
- [8] C8051F52x-53x.pdf Silicon Laboratories Inc.