

# The Design of Digital Oscillograph Control System Based on FPGA & ARM

LI Yi, PAN Youhua

Dongguan University of Technology, Dongguan, China

**Abstract:** This digital oscillograph used FPGA and ARM9 (S3C2410) as its core chip, including channel introduction process, trigger controller, data sampling, data processing, waveform display and operating panel. It not only has the function of real-time sampling, but also has the function of real time sampling and pre-trigger control. It use LCD and touch screen to display. Through the communication between FPGA and ARM9, the frequency and rate can be displayed on LCD800×480. The system applied modularization design method and used manifold tools of EDA, which make the design more efficient.

**Keywords:** digital oscillograph; real-time sampling; equivalent time sampling; a/d、d/a converter; trigger control

## 基于 FPGA 和 ARM 数字存储示波器控制系统设计

李 仪, 潘佑华

东莞理工学院, 东莞, 中国, 523808

**摘 要:** 本数字示波器以 FPGA 和 ARM9 (S3C2410) 为核心芯片, 由输入信号调制、触发控制、数据采集、数据处理、波形显示、操作面板等功能模块组成。既具有一般示波器实时采样的功能, 还具有等效采样, 预触发的功能。在显示上以 LCD 触摸屏的方式, 通过 ARM9 与 FPGA 的通讯能在 LCD800×480 上显示被测信号的频率, 扫描速度等。设计中采用模块化设计方法, 并使用了多种 EDA 工具, 提高了设计的效率。

**关键词:** 数字示波器; 实时采样; 等效采样; A/D、D/A 转换; 触发控制

### 1 引言

随着大规模集成电路技术、信号分析与处理技术及嵌入式微处理器软硬件技术的迅速发展, 现代电子测量技术与仪器领域也在不断探索新的仪器结构和新的测试理论及方法。数字存储示波器作为电子测量系统中应用最为普遍的电子测量仪器之一, 是工业控制、教学科研常用的基础仪器, 是电子技术教学和电子产品生产中不可缺少的设备, 也是教学研究或生产中的主要投资内容。

数字存储示波器集 A/D 技术、ASIC 技术、FPGA 技术、ARM 技术, LCD 显示技术于一体, 具有极高的技术含量、很强的实用性和巨大的市场潜力。数字示波器的主要技术指标有带宽、采样速率、存储深度和波形更新速率。为了保证测试信号幅度和上升沿的精度, 选择示波器的带宽应为被测信号频率

的 3-5 倍, 精确测量要 8-10 倍或以上; 对于采样速率和存储深度, 一般制造商给出的采样速率都是最大值, 即在最快扫描时间下所达到的采样速率, 但是在实际的测量中, 采样速率是一个变化的指标, 随着扫描时间的变慢, 采样速率也相应降低, 所以它的实际值取决于时基和存储深度<sup>[1]</sup>。本设计通过对数字存储示波器的研究与设计, 进一步提高仪器的整体性能。

### 2 系统设计

整个系统以可编程逻辑器件 (FPGA) 和 ARM9 (S3C2410) 为核心, 包括前端信号处理电路、A/D、D/A 转换电路, 触发电路、数据采集处理电路、波形显示控制电路, 人机交换电路等组成。本设计通过 FPGA 作为高速控制核心实现对外围输入模拟信号的采样, 对 AD 等芯片的控制, 对采样的信号进行处理, 对波形参数的计算等<sup>[2]</sup>。用 ARM9 作为主控制器,

控制FPGA工作,通过编程设置实现测频、显示驱动、波形存储控制等功能和点阵液晶模块实

现人机交互<sup>[3]</sup>。

本系统设计框图如图1所示。

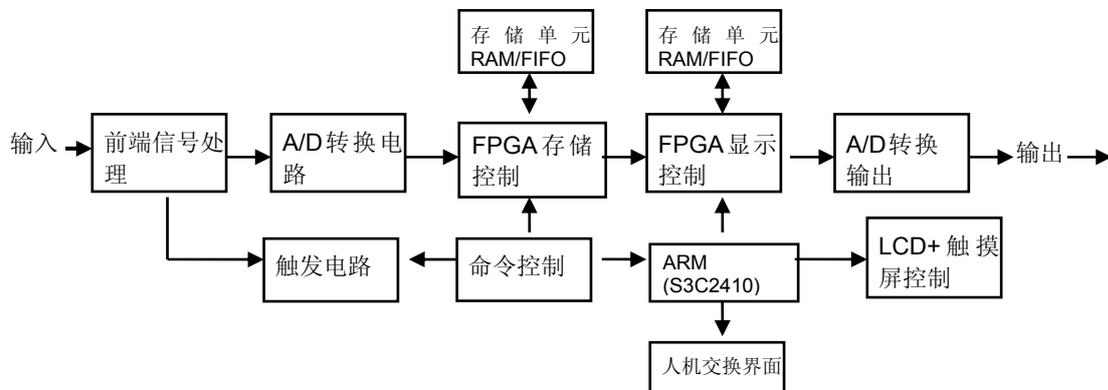


图1. 数字示波器原理框图

### 3 前端信号处理电路

因为外部输入信号的幅度不一,但后级A/D转换电路对输入的信号的幅度有一定的要求,若输入信号的幅度不在A/D转换芯片的正常工作幅度范围内,则A/D芯片就不能正常的工作,那么整个系统也就不能正常运转。所以前端电路就要实现对外部输入信号幅度控制,若输入信号的幅度高于A/D芯片正常工作的范围,则先对这信号进行适量的衰减;若输入信号的幅度低于A/D芯片正常工作的范围,则先对这信号进行适量的放大(衰减,放大的倍数则由FPGA闭环来控制)。采用模拟开关CD4051、宽带运算放大器及精密电位器把被测信号从 $V_{pp}=40\text{mv}-40\text{v}$ 调节到输出信号 $V_{pp}\approx 1000\text{mv}$ ,以满足A/D转换器AD9283对输入信号的要求<sup>[4]</sup>。

### 4 数据采集处理

1) 数据采集系统有两种基本的采样方法:实时采样与等效采样。实时采样在采样启动信号到来后顺次采集波形信息,一次触发完成全部采样,它必须满足香农采样定理,即采样频率须大于或等于被采用信号频率的两倍。对于示波器,采样时钟的频率都必须比信号频率高五至十倍,因此,实时采样在高速领域的使用受到限制,所提供的时间分辨率不能满足工作的要求

2) 在一些场合中,要观察的信号常常是重复性的,即相同的信号图形按有规则的时间间隔重复地出现。这时示波器可以从若干连续的信号周期中采集到的多组采样点来构成波形,第一组新的采样点都是由一个新的触发事件来启动采集的,这称为等效采样<sup>[5]</sup>。

等效采样分为顺序采样和随机采样。采用顺序采样时,采样点的采集是按一个固定的次序进行的,即在屏幕以上左向右的进行采集。每到来一个新的触发事件就采集一个采样点,为了填满一个完整的波形记录,记录中有多少个存储位置就需要多个触发事件。当第一个触发事件到来以后就立即采集第一个采样点,并将其存入存储器。第二个触发事件则用来启动一个定时系统,此定时系统将产生一个很小的时间延迟 $\Delta t$ ,经过这个 $\Delta t$ 的延迟时间以后,再采集第二个采样点,在存储器中的时间分辨率就等于这个小的延迟时间 $\Delta t$ ,其值可能小于50微微秒。第三个触发事件到来后,该定时系统则产生 $2\Delta t$ 的延迟时间。此延迟时间过后再采集第三个采样,并这样进行下去,这就是说第 $n$ 个新的采样点的采集是在相对于类似的触发事件延迟了 $(n-1)\Delta t$ 的时间以后进行的。其结果是示波器上显示的波形是由按固定次序出现的采样点而构成的,即第一个采样点在屏幕的最左边,接着各采样点集资向右构成显示波形。

在顺序采样模式下,采集波形的周期数,即触发事件数等于存储器器的记录长度。顺序采样可以实现后触发延迟功能,但是不能提供预触发信息<sup>[6]</sup>。

3) 在使用随机采样的示波器中,第一组采样点是在随机的时刻采集的,而与触发事件无关,这些采样点之间的时间隔为一已知的时间,由采样时钟来确定,当示波器在在等待触发事件到来时,其内部就在连续的进行采样并将结果贮存起来。当一个触发事件到来时示波器内的一个定时系统就从这一时刻开始直到下一个采样时刻进行时间测量。由于采样间隔是固定的,因此示波器就能够从此测量的时间计算出所有采集的采样点在存储器中的位置。当第一次采集的

所有采样点存储完毕以后,就开始采集一组新的采样点并等待新的触发事件,新触发事件到来以后,计时系统进行新的时间测量并计算出这些新的采样点位置。这些新的采样点落在一次采集的采样点填充位置之间的未填充位置,用这种方法,波形轨迹就由在 X 轴上的随机位置上出现的一组组采样点所构成。随机采样技术的优点在于可以提供预触发信息以及触发后信息<sup>[7]</sup>。

4) 等效采样的采样频率不受采样定理的约束,适应高速数据采集系统的要求。但由于等效采样高精度延时芯片的制约,等效采样的速度受到了一定的限制,而一般随机等效采样的内插电路过于复杂,还难于精确的测量 $\Delta T$ 。故本系统的等效采样是采用一种全新的等效采样方法,其采样方法原理如下:

假设采样时基信号  $S_g$ ,经整形后的被采样信号为  $S_s$ 。 $S_g$  信号一方面连接 A/D 转换芯片,作为 A/D 转换的控制脉冲,一方面作为计数器 1 的计数脉冲; $S_s$  信号作为计数器 2 的计数脉冲,通过控制电路,对两个计数器同时进行计数,当其中一个计数器计满时,产生一个 FULL 信号,同时停止两个计数器。假设计数器对时基信号  $S_g$  和被采样信号  $S_s$  的计数值分别为  $N$ ,  $M$  (要保证对两个计算器计数的同步)。根据上面两计算器的计数值就可对 A/D 所采样到的数据进行排序。

数据排序算法:先对上面两个计数器得到的计数值  $N$ ,  $M$  进行互质运算,得到  $n$ ,  $m$  (若不进行互质运算也可,但下面所采样到的点会存在重复的情况)。假设采集到的第一个数据的序号为“0”,则以下数据的序号则可根据公式  $L = \text{mod}[(K \cdot m) / n]$  来确定,其中  $K$  的取值范围为 1 到  $n-1$ 。 $K=1$  时,按照上列公式得到的值则为第二点数据的序号, $K=2$  时,得到的值则为第三点数据的序号, $K=X$  ( $1 < X < n-1$ ) 时,得到的值则为第  $X+1$  点数据的序号。按照上列公式依次算出所采样到的每点数据的序号,再把所把所采样到的数据按照自身的序号从小到大的顺序进行排序,然后再把排序后的数据点通过显示函数则可把被采样的信号重建。按照上述等效采样原理采样所得到的波形图如图 2 所示。

5) 精度、速度指标决定了仪器的主要指标,因此选择、设计合适的高速 ADC 系统成为仪器设计的重中之重。最后选用的是 AD9283,AD9283 是一个 8 位的单片集成采样模数转换器,内置低成本、低功耗、易于使用的采保电路。它可以工作在 100 MSps 的转换率,采集速率高达 80 MHz,模拟带宽为 475 MHz,

在整个工作范围内都有很好的动态性能。用两片 AD9283 可以实现双通道的要求<sup>[8]</sup>。

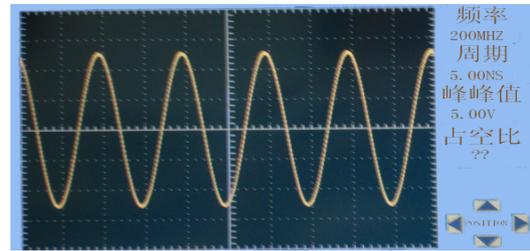


图 2. 等效采样波形图

## 5 波形显示控制电路

本系统中的波形显示主要是有主控制器 ARM9 (S3C2410) 来控制。根据需要,ARM9 控制系统要求具有的功能模块,外挂存储芯片 Flash, DRAM 等,用来存储从 FPGA 传过来的波形数据以及整个系统的程序代码等;要有与 FPGA 相互通讯的数据线、地址线和控制线,通过这三线的相互协调,使 FPGA 和 ARM9 能进行正常的通讯。如 ARM9 能发控制命令给 FPGA,从而控制 FPGA 的工作。FPGA 能把 A/D 采样到的数据通过数据线传给 ARM9,通过 ARM9 来显示,还要有与 LCD 和触摸屏的接口,这样 ARM9 可以把从 FPGA 中接收到的数据,通过本身的一些算法的处理,最终在 LCD 上把外部输入的波形的各种参数显示出来;要求能通过对触摸屏的界面的触摸,产生各种控制宏命令,这些控制宏命令通过 ARM9 的译码,从而能使 FPGA 识别,能达到控制 FPGA 的工作状况;还要能提供各种外设接口,比如 USB、JTAG 等,为整个系统与外设通讯等提供了接口,以及系统的进一步升级。

## 6 结束语

本系统中是采用 LCD (800×480) + 触摸屏的方式做人机交互界面。通过触发采样模块所采样到的数据,再经过 FPGA 进行相关的处理通过数据线传输给主控制器 ARM9,然后通过 ARM9 编写液晶显示屏、触摸屏等的驱动,调用波形显示函数把从 FPGA 传送过来的数据显示在 LCD 上。基于 FPGA 的嵌入式数字存储示波器可以稳定、清晰地显示频率为 0~40MHz 的信号波形,便于捕获和显示那些可能只发生一次的事件。由于对低频信号通过实时采样,而对于高频信号则采用等效采用,整个系统不但适用于低频示波,而且也适用于高频示波。利用存储示波器本身和外部计算机可以方便地进行分析、存档和其他处理,为工业现场应用和科学实验提供了很大的方便。

## References (参考文献)

- [1] 周明辉, 宋跃等, 基于ARM的等效采样手持式存储示波表设计, 电脑开发与应用 2005 18(6) Zhou Minghui, Song Yue. Design of Portable Memory- Oscilloscope Equivalent Sampling based on ARM. COMPUTER DEVELOPMENT & APPLICATIONS. 2005 18(6).
- [2] 任庆, 《电子测量原理》, 电子科技大学出版社, 1989. Ren Qing. Principles of Electronic measurement. University of Electronic Science & Technology Press. 1989.
- [3] 周德新等, 基于FPGA的数字存储示波器, 中国民航学院学报, 2004 22(2) Zhou Dexin. Digital Memory Oscilloscope Based on FPGA. Journal of Civil Aviation University of China. 2004 22(2).
- [4] 叶芑, 周建明, 高速数字存储示波器实现技术, 电子测量与仪器学报, 2005 19(3) Ye Peng, Zhou Jianming. Realizing of High Speed Digital Storage Oscilloscope (DSO). Journal of Electronic Measurement and Instrument. 2005 19(3).
- [5] 谭思云, 范恒, 基于ARM的等效采样示波表的设计, 仪器仪表用户, 2006 13(2) Tan Siyun, Fan Heng. Design of equivalent sampling oscilloscope based on ARM. Instrumentation Customer. 2006 13(2).
- [6] Jan Verspecht; Broadband sampling oscilloscopes characterization with the nose-to-nose calibration procedure: A theoretical analysis [M]; IEEE Transaction on Instrumentation and Measurement; 1995.
- [7] Rush K, et al; Characterizing high-speed oscilloscopes [M]; IEEE Spectrum; 1990.
- [8] Henderson D, et al; Calibration of fast sampling oscilloscopes [M]; Meas Sci Technol; 1990.